

DIALOG(R) File 351:Derwent WPI
(c) 2004 Thomson Derwent. All rts. reserv.

013599582 **Image available**

WPI Acc No: 2001-083789/ 200110

XRAM Acc No: C01-024460

XRPX Acc No: N01-064088

Manufacture of electron emitting element used in image displays, exposure systems, effects in-situ electrothermal reduction of mixed metal oxide film layer using carbonaceous overlay

Patent Assignee: CANON KK (CANO)

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 2000243225	A	20000908	JP 9942444	A	19990222	200110 B

Priority Applications (No Type Date): JP 9942444 A 19990222

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
JP 2000243225	A		20	H01J-001/316	

Abstract (Basic): JP 2000243225 A

NOVELTY - A mixed oxide layer (8) more than 300 nm thick, has mixture of metal oxides such as arsenic oxide, cadmium oxide, germanium oxide, molybdenum oxide, lead oxide, phosphorus pentoxide, tellurium oxide, tungsten oxide, zinc oxide, with molar free energy over temperature below 2000K, less than that of silica. Additional ingredients like silica and specific inorganic compounds (7) are added as fillers.

DETAILED DESCRIPTION - Electrothermal reduction of oxides occurs as current passes via carbonaceous overlay (5). The reduced metallic thin film serves as electron emitting zone. The thermal conductivity of the inorganic compound fillers is higher than that of silica, in the temperature range of 275-1500K.

INDEPENDENT CLAIMS are also included for the following:

- (a) electron source; and
- (b) image forming apparatus.

USE - Thin film cold cathode field emission type electron emitting elements find application in image displays, exposure systems and are emerging as an alternative to thermionic emission based modules.

ADVANTAGE - The element achieves higher electron emission efficiency and uses moderate electric power inputs during electrothermal reduction.

DESCRIPTION OF DRAWING(S) - The figure shows the sectional view showing electron emitting zone manufacturing process.

Carbonaceous overlay (5)

Inorganic compound (7)

Metal oxide layer (8)

pp; 20 DwgNo 3/17

Title Terms: MANUFACTURE; ELECTRON; EMIT; ELEMENT; IMAGE; DISPLAY; EXPOSE; SYSTEM; EFFECT; SITU; ELECTROTHERMAL; REDUCE; MIX; METAL; OXIDE; FILM; LAYER; CARBONACEOUS; OVERLAY

Derwent Class: L03; V05

International Patent Class (Main): H01J-001/316

International Patent Class (Additional): H01J-031/12

File Segment: CPI; EPI

Manual Codes (CPI/A-N): L03-C02

Manual Codes (EPI/S-X): V05-L01A3A; V05-L05D1; V05-L05F1

...the ... of ...

...the ... of ...

...the ... of ...

...the ... of ...

...the ... of ...

...the ... of ...

...the ... of ...

...the ... of ...

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-243225

(P2000-243225A)

(43) 公開日 平成12年9月8日 (2000.9.8)

(51) Int.Cl.⁷

識別記号

F I

テーマコード(参考)

H 0 1 J 1/316

H 0 1 J 1/30

E 5 C 0 3 6

31/12

31/12

C

審査請求 未請求 請求項の数 7 O L (全 20 頁)

(21) 出願番号

特願平11-42444

(22) 出願日

平成11年2月22日 (1999.2.22)

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 塚本 健夫

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(74) 代理人 100096828

弁理士 渡辺 敬介 (外1名)

Fターム(参考) 5C036 EE01 EF01 EF06 EF09 EG12

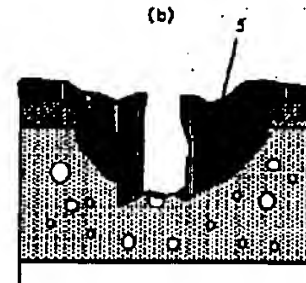
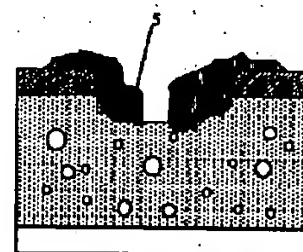
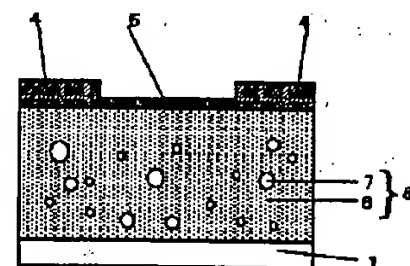
EH06 EH11

(54) 【発明の名称】 電子放出素子及びそれを用いた電子源、画像形成装置

(57) 【要約】

【課題】 電子放出部をなす亀裂等を良好に形成でき、これにより電子放出電流の増加を図れる一方、素子電流の低減を図れて電子放出を安定して高効率に得られる電子放出素子及びそれを用いた電子源、画像形成装置を提供する。

【解決手段】 基体1上で、炭素、炭素化合物等からなる導電性薄膜4を二つの素子電極間に渡して設けるが、その薄膜4に接触させて下側に酸化物被膜8を設ける。導電性薄膜4へ通電処理を施して電子放出部5を形成する。酸化物被膜8は、酸化物材料6とシリカ (SiO₂) と無機化合物フィラー7とを混合状態に含有させ、2000K以下の1モル炭素還元による標準自由エネルギー値が、上記温度範囲でのシリカ1モルの値よりも小さく、酸化物材料、その低級酸化物の133Paでの温度が1600K以下で、無機化合物フィラー7の熱伝導率が273~1500Kの範囲でシリカより高い構成とする。



(c)

【特許請求の範囲】

【請求項1】 炭素及び炭素化合物等からなり二つの素子電極間に渡される導電性薄膜に電子放出部を有する電子放出素子において、前記導電性薄膜に接触し、少なくとも酸化物材料とシリカ (SiO_2) と無機化合物フィラーとを混合状態に有する酸化物膜層を備えるが、当該酸化物膜層は2000K以下の1モルあたりの炭素還元による標準自由エネルギー値が、前記温度範囲でのシリカ1モルあたりの炭素還元による標準自由エネルギー値よりも小さく、かつ前記酸化物材料及びその低級酸化物の133Paでの温度が1600K以下であり、かつ前記無機化合物フィラーの熱伝導率が273~1500Kの範囲でシリカより高いことを特徴とする電子放出素子。

【請求項2】 前記酸化物材料として、 As_2O_3 , CdO , GeO , MoO_3 , PbO , P_2O_5 , SeO_2 , TeO_2 , WO_3 , ZnO を少なくとも1種類以上混入させたことを特徴とする請求項1に記載の電子放出素子。

【請求項3】 前記酸化物膜層の厚さを、300nm以上としたことを特徴とする請求項1または2に記載の電子放出素子。

【請求項4】 前記酸化物材料の組成比を、シリカ中に50mol%以下としたことを特徴とする請求項1~3のいずれかに記載の電子放出素子。

【請求項5】 前記無機化合物フィラーとして、C (ダイヤモンド), WC , W_2C , TiC , VC , SiC , NbC , BeO , MgO , ThO_2 , TaB_2 , TiB_2 , HfB_2 , BN , TaN , HfN , TiN , ZrN , Si_3N_4 を少なくとも1種類以上混入させたことを特徴とする請求項1~4のいずれかに記載の電子放出素子。

【請求項6】 請求項1~5のいずれかに記載の電子放出素子を、基体上に多数配列して備えたことを特徴とする電子源。

【請求項7】 平行に離間させた第一基板と第二基板の隙間に枠部材を設けて封止した真空容器内に、請求項6に記載の電子源を、画像形成部材と対向させて備えたことを特徴とする画像形成装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、基体上に形成した二つの素子電極間に渡る導電性薄膜に、いわゆる冷電子を放出する電子放出部を有する電子放出素子及びそれを用いた電子源、画像形成装置に関し、とりわけ、その導電性薄膜に接触させて酸化物膜層を設けるようにした電子放出素子及びそれを用いた電子源、画像形成装置に関する。

【0002】

【従来の技術】 周知のように、冷陰極型の電子放出素子

は、いわゆる冷電子を冷陰極から放出するものであり、電界放出 (Field Emission: FE) 型、金属・絶縁層・金属 (Metal Insulator Metal: MIM) 型、表面伝導型などがある。

【0003】 FE型は、例えば、W. P. Dyke and W. W. Dolan, "Field emission", Advance in Electoron Physics, 8, 89 (1956) あるいは C. A. Spindt, "PHYSICAL Properties of thin-film fieldemission cathodes with molybdenum cones", J. Appl. Phys., 47, 5248 (1976) 等の開示されたものが知られている。

【0004】 MIM型は、例えば、C. A. Mead, "Operation of Tunnel-Emission Devices", J. Apply. Phys., 32, 646 (1961) 等の開示されたものが知られている。

【0005】 表面伝導型は、例えば、M. I. Elinson, Radio Eng. Electron Phys., 10, 1290, (1965) 等の開示されたものが知られている。

【0006】 表面伝導型電子放出素子は、基体上に形成した小面積の薄膜面に平行に電流を流すことにより、電子放出が生ずる現象を利用するものである。この表面伝導型電子放出素子としては、上記エリンソンらによる SnO_2 薄膜を用いたもの、Au薄膜によるもの [G. Dittmer: "Thin Solid Films", 9, 317 (1972)]、 $\text{In}_2\text{O}_3/\text{SnO}_2$ 薄膜によるもの [M. Hartwell and C. G. Fonstad: "IEEE Trans. E D Conf.", 519 (1975)]、カーボン薄膜によるもの [荒木久他: 真空, 第26巻, 第1号, 22頁 (1983)] 等が報告されている。

【0007】 例えば、上記したM. ハートウェルの素子構成では、図17に示すように、基体1上に導電性薄膜4を形成するものであって、その導電性薄膜4はスパッタによりH型形状のパターンに形成された酸化物薄膜等からなり、フォーミングと呼ばれる通電処理により電子放出部5が形成される。なお、H型形状パターン両端がなす素子電極の間隔Lは0.5~1mm、電子放出部5の幅Wは0.1mmに設定されていた。

【0008】 これら表面伝導型電子放出素子においては、導電性薄膜4に予めフォーミングと呼ばれる通電処理を施して、電子放出部5を形成するのが一般的である。即ち、フォーミングとは、導電性薄膜4の両端に直流電圧あるいは非常にゆっくりとした上昇電圧、例えば1V/分程度を印加し、導電性薄膜4を局所的に破壊、変形もしくは変質させる通電処理であり、これにより電

氣的に高抵抗な状態にした電子放出部5を形成している。即ち、この電子放出部5は、導電性薄膜4の一部に形成した亀裂等であり、導電性薄膜4の両端に電圧を印加して通電することにより、その亀裂等の付近から電子放出が行われる。

【0009】

【発明が解決しようとする課題】電子放出素子については、これを適用した画像形成装置が、明るく安定した画像表示を行い得るようにするため、より安定な電子放出特性及び電子放出の効率向上が要望されている。ここでの効率は、表面伝導型電子放出素子の一对の素子電極に電圧を印加した際に、両電極間を流れる電流（素子電流）と真空中に放出される電流（電子放出電流）との比で評価するものであり、素子電流が小さく、電子放出電流が大きい電子放出素子が望まれている。安定的に制御し得る電子放出特性と効率の向上がなされれば、例えば蛍光体を画像形成部材とする画像形成装置においては、低電流で明るい高品位な画像形成装置（例えばフラットテレビ）を実現できる。また、低電流化にともない、画像形成装置を駆動する駆動回路等のローコスト化も図れる。

【0010】しかしながら、上述したM. ハートウエルの電子放出素子にあつては、安定な電子放出特性及び電子放出効率について、必ずしも満足できるものが得られてはいなく、これを用いて高輝度で動作安定性に優れた画像形成装置を提供するのは極めて難しい。

【0011】従って、上記したような応用に用いられる表面伝導型電子放出素子は、実用的な印加電圧に対して良好な電子放出特性を有し、長時間に渡ってその特性を保持し続けられることが必要である。

【0012】表面伝導型電子放出素子の素子電流の最大到達値は、電子放出部が形成される領域と絶縁性基体とが接触する領域の材料によって変化し、例えば、アルミナ（ Al_2O_3 ）のように、酸化物1モルが炭素によって還元されるとき標準自由エネルギー値が大きい酸化物材料（難還元材料）を含む割合が、シリカ中に多く含まれる場合は、表面伝導型電子放出素子の素子電流の最大到達値が低く、その結果、電子放出量が小さいために輝度が低下するという問題があった。

【0013】また、表面伝導型電子放出素子を形成する基体に、 Na_2O のような酸化物1モルが炭素によって還元される時の標準自由エネルギー値が小さい酸化物材料（易還元材料）であっても、酸化物あるいはその酸化物の低級酸化物（価数の小さく酸素との比率が異なる酸化物）の蒸気圧が低い材料である場合は、表面伝導型電子放出素子の素子電流の最大到達値が低く、その結果、電子放出量が小さいために輝度が低下するという問題があった。

【0014】そこで、本発明はそうした従来の課題に鑑みてなされたものであつて、電子放出部をなす亀裂等を

良好に形成することができ、これにより電子放出電流の増加を図れる一方、素子電流の低減を図れて電子放出を安定して高効率に得ることができ、電子源、画像形成装置等へ好ましく適用し得る電子放出素子及びそれを用いた電子源、画像形成装置を提供することを目的とする。

【0015】

【課題を解決するための手段】上記した目的を達成するために本発明の請求項1に示す電子放出素子は、炭素及び炭素化合物等からなり二つの素子電極間に渡される導電性薄膜に電子放出部を有する電子放出素子において、前記導電性薄膜に接触し、少なくとも酸化物材料とシリカ（ SiO_2 ）と無機化合物フィラーとを混合状態に有する酸化物膜層を備えるが、当該酸化物膜層は2000K以下の1モルあたりの炭素還元による標準自由エネルギー値が、前記温度範囲でのシリカ1モルあたりの炭素還元による標準自由エネルギー値よりも小さく、かつ前記酸化物材料及びその低級酸化物の133Paでの温度が1600K以下であり、かつ前記無機化合物フィラーの熱伝導率が273～1500Kの範囲でシリカより高い構成とする。

【0016】請求項2に示す電子放出素子は、前記酸化物材料として、 As_2O_3 、 CdO 、 GeO 、 MoO_3 、 PbO 、 P_2O_5 、 SeO_2 、 TeO_2 、 WO_3 、 ZnO を少なくとも1種類以上混入させて構成する。

【0017】請求項3に示す電子放出素子は、前記酸化物膜層の厚さを、300nm以上として構成する。

【0018】請求項4に示す電子放出素子は、前記酸化物材料の組成比を、シリカ中に50mol%以下として構成する。

【0019】請求項5に示す電子放出素子は、前記無機化合物フィラーとして、C（ダイヤモンド）、WC、 W_2C 、TiC、VC、SiC、NbC、BeO、MgO、 ThO_2 、 TaB_2 、 TiB_2 、 HfB_2 、BN、TaN、HfN、TiN、ZrN、 Si_3N_4 を少なくとも1種類以上混入させて構成する。

【0020】請求項6に示す電子源は、請求項1～5に記載の電子放出素子を、基体上に多数配列して備えた構成とする。

【0021】請求項7に示す画像形成装置は、平行に離間させた第一基板と第二基板の隙間に枠部材を設けて封止した真空容器内に、請求項6に記載の電子源を、画像形成部材と対向させて備えた構成とする。

【0022】以上の構成により請求項1の電子放出素子は、酸化物膜層が、上記した適切な炭素還元条件の下に導電性薄膜と接触して設けられる。電子放出部を形成する通電処理では、炭素及び炭素化合物等からなる導電性薄膜が酸化物を還元させるため、これと接触している酸化物膜層で還元反応が起き、当該酸化物膜層側にも電子放出部の形成が進行する。その結果、電子放出部（亀裂等）を良好に形成することができる。

【0023】

【発明の実施の形態】以下、本発明にかかる電子放出素子及びそれを用いた画像形成装置の実施形態を添付図面に基づいて説明する。

【0024】(第1実施形態)図1は、本発明の第1実施形態を示し、平面型で表面伝導型の電子放出素子であり(a)はその平面図、(b)はその断面図である。

【0025】図1において、1は基体、2、3は素子電極、4は導電性薄膜、5は電子放出部、8は酸化物被膜(混合酸化物6と無機化合物フィラー7を含む)である。

【0026】基体1としては、石英ガラス、Na等の不純物含有量を減少したガラス、青板ガラス、高歪点ガラス、無アルカリガラス、アルミナ等のセラミクス及びSi基板等が用いられる。

【0027】離間する二つの素子電極2、3の材料としては、一般的な導体材料が用いられるが、例えば、Ni、Cr、Au、Mo、W、Pt、Ti、Al、Cu、Pd等の金属あるいは合金及びPd、Ag、Au、RuO₂、Pd-Ag等の金属あるいは酸化物とガラス等から構成される印刷導体、In₂O₃-SnO₂等の透明導電体及びポリシリコン等の半導体導体材料等から適宜に選択される。

【0028】素子電極間隔L、素子電極長さW、導電性薄膜4の形状等は、応用される形態等を考慮して設計される。素子電極間隔Lは、好ましくは数百nmから数百μmの範囲とされ、より好ましくは素子電極間に印加する電圧等を考慮して数μmから数十μmの範囲とされる。

【0029】素子電極長さWは、電極の抵抗値、電子放出特性を考慮して数μmから数百μmの範囲とされる。素子電極2、3の膜厚dは、数百オングストロームから数μmの範囲とされる。

【0030】なお、図1に示した構成に限定されるものではなく、基体1上に、導電性薄膜4、素子電極2、3、酸化物被膜8の順に積層したり、基体1上に、導電性薄膜4、酸化物被膜8、素子電極2、3の順に積層した構成としてもよい。

【0031】導電性薄膜4の膜厚は、素子電極2、3へのステップカバレッジ、素子電極2、3間の抵抗値及び後述するフォーミング条件等を考慮して適宜に設定される。一般に、導電性薄膜4の熱的安定性は、電子放出特性の寿命を支配する重要なパラメータであり、導電性薄膜4の材料として、より高融点な材料を用いるのが望ましい。しかし、通常は導電性薄膜4の融点が高いほど後述するフォーミングが困難となり、電子放出部5を形成するために、より大きな電力が必要となる。さらに、その結果得られる電子放出部5は、電子放出し得る印加電圧(しきい値電圧)が上昇するという問題が生じる場合がある。

【0032】本発明では、導電性薄膜4の材料として特に高融点であることは要求されなく、比較的に低いフォーミング電力で良好な電子放出部5を形成することが可能な材料、形態のものを選ぶことができる。この条件を満たす材料の例としては、Ni、Au、PdO、Pd、Pt等の導電材料を、抵抗Rs(シート抵抗)が10²から10⁷Ω/□の抵抗値を示す膜厚で形成したものが好ましく用いられる。なお、抵抗Rsは、幅w、長さlの薄膜の抵抗Rを、 $R = R_s (l/w)$ としたときの値である。上記抵抗値を示す膜厚は、約5〜50nmの範囲にある。

【0033】さて、導電性薄膜4の材料としてPdOは、有機Pd化合物の大気中焼成により容易に薄膜形成できること、半導体であるため比較的に電気伝導度が低くて上記範囲の抵抗Rsを得るための膜厚のプロセスマージンが広いこと、電子放出部5を形成した後に、容易に還元して金属Pdとすることができるので膜抵抗を低減できて耐熱性も上昇すること、などの理由から好適な材料である。しかし、導電性薄膜4の材料としてはPdOに限られなく、また、上記例示した材料に限られるものでもない。

【0034】電子放出部5は、導電性薄膜4の一部に形成された高抵抗の亀裂により構成され、導電性薄膜4の膜厚、膜質、材料及び後述する通電フォーミングなどの手法等に依存したものとなる。電子放出部5の内部には、数百pmから数十nmの範囲の粒径の導電性微粒子が存在する場合もある。この導電性微粒子は、導電性薄膜4を構成する材料の元素の一部あるいは全ての元素を含有するものとなる。

【0035】電子放出部5及びその近傍の導電性薄膜4には、後述する活性化工程を施すと、炭素及び炭素化合物が生成される。この炭素及び炭素化合物の役割については、導電性薄膜4の一部として機能し、また、電子放出部5を構成する物質として電子放出特性を支配することが分っているが、詳細は明らかではない。

【0036】電子放出部5を形成する中間部位として、各種酸化物を用いて検討したところ、素子電流If及び電子放出電流Ieを増加し得る中間部位の酸化物としては、As₂O₃、CdO、GeO、MoO₃、PbO、P₂O₅、SeO₂、TeO₂、WO₃、ZnOの酸化物を少なくとも1種類以上含む材料とシリカ(SiO₂)との混合酸化物に、無機化合物フィラー7としてC(ダイヤモンド)、WC、W₂C、TiC、VC、SiC、NbC、BeO、MgO、ThO₂、TaB₂、TiB₂、HfB₂、BN、Ta₃N₅、HfN、TiN、ZrN、Si₃N₄からなる数十〜数百nmの化合物粒子を数十vol%含むものが好ましい。

【0037】酸化物材料は、以下の式に示すように、酸化物(MxOy)が炭素(C)によって容易に還元が進行する材料であることが分った。

【0038】 $M_x O_y + yC = xM + yCO + \Delta G_1^\circ$

【0039】さらに、これらの材料は、特定の温度（約1500K以下）で比較すると、上記反応における反応の標準自由エネルギー（ ΔG_1° ）が、シリカ（ SiO_2 ）の反応の標準自由エネルギー

$SiO_2 + 2C = Si + 2CO + \Delta G_2^\circ$

より小さく（ $\Delta G_1^\circ < \Delta G_2^\circ$ ）その反応の標準自由エネルギーの絶対値が小さい材料ほど素子電流 I_f が大きいことが分った。

【0040】また、上記材料及び上記材料の低級酸化物（価数がより小さい酸化物）の133Paでの蒸気圧が

1600K以下であることが分っている。

【0041】これは素子電流 I_f を得るための処理（活性化と呼ぶ）において、上記酸化物の還元反応と材料の蒸気圧が関与していることを示唆している。

【0042】図2に上記材料の一例として、 GeO と SiO_2 の炭素還元におけるそれぞれの反応の標準自由エネルギーを、下記表1に上記材料及び上記材料の低級酸化物の133Paを示すときの温度を示す。

【0043】

【表1】

酸化物	133Paを示す温度 (K)	おもな蒸気成分
As_2O_3	211	As_2O_3
CdO	1276	CdO
GeO_2	887 ->	GeO
MoO_3	1038	$(MoO_3)_n$ $n = 3, 4, 5$
PbO	1217	PbO
P_2O_5	384	P_2O_5
Re_2O_7	212	Re_2O_7
Sb_2O_3	574	Sb_2O_3
SeO_2	157	SeO_2
SnO_2	1077 ->	$(SnO)_n$ $n = 1, 2, 3, 4$
TeO	1103	TeO, Te_2O_3, Te_3O_4
WO_3	1531	$(WO_3)_n$ $n = 3, 4, 5$
ZnO	1592	ZnO
SiO_2	1529 ->	SiO

【0044】特に、後述する有機ガスを用いた活性化工程では、結果的に炭素あるいは炭素化合物の堆積であることが確認されているが、このとき、上記反応式に示されるような組成体に含まれる酸化物と炭素との還元反応によって酸化物の体積減少が生じるだけでなく、活性化ガスが熱、電子線エネルギーあるいは電界による炭素化と堆積反応が同時に進行していることが考えられる。このとき、酸化物自身が炭素によって還元されることで一部低級酸化物になって、高い蒸気圧を持つ酸化物になることにより上記酸化物材料が蒸発し、酸化物の反応界面での体積減少がより基体1側に進行（以下これを溝形成と呼ぶ）されるものと考えられる。

【0045】即ち、この溝形成と、前述した炭素あるいは炭素化合物の堆積とが同時に進行することで、従来よりも電子放出部5の断面積が広く、かつ深く形成され、これにより素子電流 I_f 及び電子放出電流 I_e が増大するものと推察している。

【0046】ただし、前述したように界面反応で溝が形成されることは、基体及び酸化物の熱伝導特性、活性化ガス種、発生温度、材料の標準生成自由エネルギー変化の絶対値などに応じて、その深さ等の程度が変わると予想できるので、従来の素子構成の活性化においては溝がない場合もあり得る。

【0047】図3(a), (b), (c)は、図1の電子放出部の形成過程を順に説明する断面図である。

【0048】図3において、1は基体、4は導電性薄膜、5は電子放出部形成材料、6はシリカと易還元性酸化物からなる混合酸化物、7は無機化合物フィラーである。

【0049】ここで、電子放出部形成材料5は後述するように、ガス分解により得られた不定形状連続膜の形態を有する。混合酸化物6は、基体1上に無機化合物フィラー7を分散させるための母材として存在している。以下混合酸化物6と無機化合物フィラー7を含めて酸化物被膜8と呼ぶ。

【0050】図9(a)は、活性化工程の初期を示し、即ち、活性化工程の初期では、二つの導電性薄膜4、4間に電圧を印加することで、電子放出部形成材料となる有機活性化ガスが電界あるいは電子線エネルギーによって分解され、酸化物被膜8の表面に電子放出部形成材料5が堆積する。この電子放出部形成材料5は、後述するように炭素及び炭素化合物からなり、酸化物を還元させる能力を有している。無機化合物フィラー7は酸化物被膜8中に均一に分散されて、この工程で発生する熱を逃す役割を果たしていると考えている。

【0051】活性化工程の中期では、図9(b)に示すように、電子放出部形成材料5の厚さが増加するだけでなく、電極間に電流が観測されるようになり、ジュール熱による化学的反応が開始する。電子放出部形成材料5と混合酸化物6が接する部分で熱エネルギーによって還

元反応が生じる場合は、混合酸化物6が還元されて低級酸化物が生成される。前述したように、蒸気圧の大きな低級酸化物は蒸発により基体1側に広がりながらその体積を減じる。同時に、素子電流 I_f の増加に伴うジュール熱によって有機活性化ガスの分解と堆積が進行する。このとき、熱の広がりあるいは電子線のエネルギーによって反応界面近傍だけでなく、比較的に遠い素子電極領域（不図示）の上部にも電子放出部形成材料5の堆積が生じる。なお、図9（b）には、二つの導電性薄膜4、4間に、電子放出部形成材料5が明確に左右に分離して描かれているが、この構造についてはまだ明らかではない。

【0052】活性化工程の後期では、図9（c）に示すように、さらに基体1側への溝形成と電子放出部形成材料5の堆積が進行するが、ジュール熱による還元反応で消費される電子放出部形成材料5の反応消費量と有機活性化ガスの分解による堆積量（供給量）が釣り合うか、あるいはジュール熱による電子放出部形成材料5の蒸発量と有機活性化ガスの分解による堆積量（供給量）が釣り合うことで素子電流 I_f の増加がしだいに鈍ると考えている。さらに活性化が進行すると、溝形成領域の先端部で、深く溝が形成されるほど外部からの有機活性化ガスの供給量が少なくなるため、素子電流 I_f が一定値を保った後、次第に減少すると考えている。

【0053】こうした活性化の過程から推察すると、素子電流 I_f の最大値は発生する温度、発生した熱の広がり、化学反応の速度と自由エネルギーで表される反応の容易さに密接に関連しているように思われる。

【0054】次に、酸化物被膜8の厚さについて述べる。

【0055】図4（a）、（b）は、図1に示す電子放出素子の素子電流 I_f を説明するグラフ図であり、駆動時間の経過に伴う変化特性を示している。

【0056】図4（a）は、後述する安定化工程において300nm以下の厚さを持つ酸化物被膜8を、アルカリを含むガラス基体に堆積して、素子の駆動を2種類の電圧（2番目の電圧を1番目よりも低い電圧とする）で素子を駆動したときの素子電流 I_f を、駆動時間の対数でプロットしたものである。図4（a）から明らかなように、低い電圧で素子を駆動したときには、次第に素子電流 I_f が増加し、その後減少する特性が得られた。この特性は酸化物被膜8がない場合、つまり素子を直接基体1上に製作した場合に、最も顕著にその特性が表れる。

【0057】酸化物被膜8の厚さが約300nm以上では、図4（b）に示すように、駆動時間に係わりなく素子電流 I_f が一定となるような特性に近づき、その厚さが1 μ mではほぼ図4（b）に示す特性が得られた。画像形成装置を安定に駆動するためには、図4（a）よりも図4（b）に示すような特性（2番目の低い電圧で駆

動したときに素子電流 I_f が駆動時間に係わりなく一定）を持つ素子が望まれており、各種ガラス基体に対して適する厚さを評価したところ、石英、ソーダライムガラス、高歪点ガラス、無アルカリガラス等の何れの場合にも最低300nm以上の厚さが必要であり、その厚さが厚い程図4（b）に示すような特性に近づくだけでなく、一定電流を保持する時間が長いことが分った。

【0058】次に、酸化物被膜8のシリカと混合する場合の組成比について述べる。

【0059】酸化物被膜8は、材料によっては吸湿性を持つもの、炭酸塩に変化しやすいもの、毒性のあるものがある。シリカとの混合比は各材料によって異なるが、例えば P_2O_5 をシリカに添加する場合は、その吸湿性のため約5mol%程度が限度であり、 P_2O_5 とGeOをシリカに添加する場合は、 P_2O_5 が5mol%で、GeOが10mol%程度である。 P_2O_5 以外の As_2O_3 、 CdO 、 GeO 、 MoO_3 、 PbO 、 SeO_2 、 TeO_2 、 WO_3 、 ZnO は、単体（シリカとの混合なし）でも使用できるが、シリカとの混合比が50mol%以下で用いたほうが単体で使用するよりも、取り扱いの容易さ、平坦性、安定性、安全性に優れている場合が多かった。

【0060】無機化合物フィラー7としては、C（ダイヤモンド）、WC、 W_2C 、TiC、VC、SiC、NbC、BeO、MgO、 ThO_2 、 TaB_2 、 TiB_2 、 HfB_2 、BN、TaN、HfN、TiN、ZrN、 Si_3N_4 からなる数十～数百nmの化合物粒子を酸化物材料（易還元性酸化物）とシリカ（ SiO_2 ）の混合物の中に含ませることで、これを含まない場合と比較して活性化後に到達する素子電流 I_f が大きいことが分った。このとき、無機化合物フィラー7の体積割合を多くすればするほど素子電流 I_f が大きいことが分った。さらに、これらの化合物の1000Kでの熱伝導度を調べたところ、下記表2のようになることが分った。

【0061】

【表2】

無機化合物材料フィラー	熱伝導度 ($W \cdot cm^{-1} \cdot deg^{-1}$)
C (ダイヤモンド)	8
WC	0.42
W ₂ C	0.32
TiC	0.37
VC	0.38
SiC	0.2
NbC	0.4
BeO	0.35
MgO	0.09
ThO ₂	0.045
TaB ₂	0.12
TiB ₂	0.32
HfB ₂	0.1
BN	0.13~0.27
TaN	0.1
HfN	0.1
TiN	0.085
Si ₃ N ₄	0.05
SiO ₂	0.03

【0062】この表2から明らかなように、無機化合物フィラー7は、SiO₂よりも熱伝導度が大きいことが分かった。また、無機化合物フィラー7は、273Kから1500Kの範囲でもSiO₂よりも熱伝導度が大きいことが分かった。これらのことから推察すると、活性化後に到達する最大の素子電流I_fには、前述したように酸化物がカーボンによって還元されやすい材料であること、酸化物あるいは還元によってできる低級酸化物の蒸気圧が高いこと、さらには活性化部の領域には熱伝導度が大きい材料があること、が必要であることが分かった。

【0063】前述したように、酸化物被膜8には、シリカ(SiO₂)との混合酸化物6に無機化合物フィラー7が数十v o l %含まれるように構成することが望ましいが、酸化物6が絶縁性である場合はシリカと混合しない単一金属元素の酸化物であってもよい。

【0064】無機化合物フィラー7に形成される前述した各材料は、予めスピンコート材料の中に粒子状のまま溶液中に分散されるように混合され、その割合は50v o l %以上が好ましく、粒子の粒径は構成される酸化物皮膜6の数十分の一が好ましい。

【0065】無機化合物フィラー7が素子直下に位置する場合は、後述する活性化工程において、その進行を妨げる方向に作用する。このため、無機化合物フィラー7と素子との間には混合酸化物層6を存在させることが望ましい。また、酸化物被膜8を形成した後に、さらに混合酸化物層6だけを酸化物被膜8上に被膜する構成であってもよい。

【0066】混合酸化物6に含ませる酸化物として、例えばTiO₂、ZrO₂、Al₂O₃等の材料を用いる場合は、2000K以下の1モルあたりの炭素還元による標準自由エネルギーの値が大きいこと、上記したC、

Si、Al等では容易に還元できない。例えばAl₂O₃は、C(炭素)で還元するには約2000K必要であり、この温度にまで反応界面の温度を上げることは実用的ではない。検討したところ、例えば、As₂O₃、GeO、MoO₃、PbO、P₂O₅、Re₂O₇、Sb₂O₃、SeO₂、SnO₂、TeO、WO₃、ZnOは700K~1600Kの範囲で上記酸化物1モルあたりの炭素還元による標準自由エネルギーの値が小さいため、例えばCで容易に還元することが可能である。従ってそれらは、界面反応を長時間持続させることが出来る還元材料としては極めて理想的な材料である。

【0067】前述したAs₂O₃、GeO、MoO₃、PbO、P₂O₅、Re₂O₇、Sb₂O₃、SeO₂、SnO₂、TeO、WO₃、ZnOなどの材料は、大気中の水分と反応し、化合物を持つものも多く、単一組成で使用するには困難なものが多い。このため、これらの材料を用いる場合は、混合の酸化物膜[母材+易還元性酸化物(50モル%以下)]の構成で用いる方がより望ましい。その際、望ましい母材としてはシリカ(SiO₂)が挙げられる。この混合酸化物6の形態は、単なる酸化物の混合物でもよいし、結晶構造を持っていたりもよい。

【0068】素子電流I_fを低減させる目的では、さらに蒸気圧の高い酸化物材料あるいは蒸気圧の高い低級酸化物に還元されるような材料を選択することが望ましい。例えばSiO₂は還元により蒸気圧が高いSiOとなるため、より低温で反応を生じさせることが可能となる。

【0069】低級酸化物を作る材料としては、SnO₂に対してはSnO、GeO₂に対してはGeO、Re₂O₇に対してはReO₃、ReO₂などが存在する。これらの酸化物は、アルコキシド系の化合物やスピンコート材料を用いて焼成により酸化物膜に形成される。

【0070】図5(a)、(b)、(c)は、図1に示す電子放出素子の製造工程を順に説明する断面図である。

【0071】(工程1)基体1を、まず洗剤、純水及び有機溶剤等を用いて十分に洗浄する。そして、洗浄した基体1に、シリカに燐を添加したアルコールからなるスピンコート剤に無機化合物フィラーを数十v o l %分散して塗布し、この後、焼成することで酸化物被膜8を形成する[図5(a)]。なお、形成した酸化物被膜8は、シリカを主成分とするものであり、前述した易還元性酸化物による混合層6と無機化合物フィラー7が含まれている。ごく表面に一部炭酸塩や水酸化物を含むこともある。

【0072】(工程2)ホトリソグラフィー技術により適切にパターニングを行い、蒸着法により素子電極2、3を形成する。そして、この基体1に、有機金属溶液を塗布して、有機金属薄膜を形成する。有機金属溶液に

は、前述した導電性膜4の材料金属を主元素とする有機金属化合物の溶液を用いることができる。有機金属薄膜を加熱焼成処理し、リフトオフ、エッチング等によりパターンニングして、導電性薄膜4を形成する〔図5(b)〕。ここでは、有機金属溶液の塗布法を挙げて説明したが、導電性薄膜4の形成法はこれに限られるものでなく、真空蒸着法、スパッタ法、化学的気相堆積法、分散塗布法、ディッピング法、スピナー法等を用いることもできる。

【0073】(工程3) 続いて、フォーミング工程を施す。このフォーミング工程の方法の一例として通電処理による方法を説明する。素子電極2、3間に、不図示の電源から通電を行うと、導電性薄膜4の部位に、構造の変化した電子放出部5が形成される〔図5(c)〕。通電フォーミングによれば、導電性薄膜4に局所的に破壊、変形もしくは変質等の構造の変化した部位が形成される。その部位が電子放出部5を構成する。また、通電フォーミング前に酸化物被膜8を形成した場合は、同時に酸化物被膜8も局所的に破壊、変形もしくは変質等の構造の変化を起こす場合がある。

【0074】通電フォーミングの電圧波形の例を図6に示す。

【0075】電圧波形はパルス波形が好ましく、これにはパルス波高値を定電圧としたパルスを連続的に印加する図6(a)に示した手法と、パルス波高値を増加させながら電圧パルスを印加する図6(b)に示した手法がある。

【0076】図6(a)において、 T_1 及び T_2 は電圧波形のパルス幅とパルス間隔である。パルス幅 T_1 は $1\mu\text{sec} \sim 10\text{msec}$ 、パルス間隔 T_2 は $10\mu\text{sec} \sim 100\text{msec}$ の範囲で設定される。三角波の波高値(通電フォーミング時のピーク電圧)は、フォーミング対象素子に対応して適宜に選択される。このような条件のもと、例えば、数秒から数十分間電圧を印加する。パルス波形は三角波に限定されるものではなく、矩形波など適宜な波形を採用することができる。

【0077】図6(b)においてもパルス幅 T_1 及びパルス間隔 T_2 は、図6(a)と同様とすることができ、三角波の波高値(通電フォーミング時のピーク電圧)は、例えば0.1Vステップ程度毎に、増加させることができる。

【0078】通電フォーミング処理の終了は、パルス間隔 T_2 中に、導電性薄膜4を局所的に破壊、変形しない程度の電圧を印加し、電流を測定して検知することができる。例えば、0.1V程度の電圧を印加した際に流れる素子電流を測定し、求めた抵抗値が $1\text{M}\Omega$ 以上となったならば通電フォーミングを終了させる。

【0079】(工程4) 通電フォーミングを終えた素子には、活性化工程と呼ばれる処理を施すのが好ましい。この活性化工程により、当該素子について素子電流 I

f、電子放出電流 I_e を著しく変化、向上させることができる。

【0080】活性化工程は、例えば、有機物質のガスを含有する雰囲気下で、通電フォーミングと同様に、パルス電圧の印加を繰り返すことで行うことができる。この活性化工程のパルス電圧は、例えば図7に示すような正負の繰り返しパルスが用いられ、パルス幅 T_1 、パルス間隔 T_2 、パルス波高値 V_p などは適宜に設定される。そして、活性化工程の雰囲気は、例えば油拡散ポンプやロータリーポンプ等により真空容器内を排気した場合に、雰囲気内に残留する有機ガスを利用して形成することができる。他にもイオンポンプ等により一旦十分に排気した真空中に、適当な有機物質のガスを導入することによっても得られる。その際の好ましい有機物質のガス圧は、前述した応用の形態、真空容器の形状、有機物質の種類などにより異なるため、場合に応じて適宜に設定される。

【0081】活性化工程に用いる有機物質としては、アルカン、アルケン、アルキンの脂肪族炭化水素類、芳香族炭化水素類、アルコール類、アルデヒド類、ケトン類、アミン類、ニトリル類、フェノール、カルボン酸等の有機酸類などを挙げることができる。具体的には、メタン、エタン、プロパンなど $C_n H_{2n+2}$ で表される飽和炭化水素、エチレン、プロピレンなど $C_n H_{2n}$ 等の組成式で表される不飽和炭化水素、ベンゼン、トルエン、メタノール、エタノール、ホルムアルデヒド、アセトアルデヒド、アセトン、メチルエチルケトン、メチルアミン、エチルアミン、フェノール、ベンゾニトリル、アセトニトリル、蟻酸、酢酸、プロピオン酸などを使用することができる。

【0082】この活性化処理により、雰囲気中に存在する有機物質から炭素あるいは炭素化合物が素子上に堆積して、素子電流 I_f 、電子放出電流 I_e が著しく変化するようになる。

【0083】活性化工程の終了判定は、素子電流 I_f と放出電流 I_e を測定しながら、適宜に行う。

【0084】炭素及び炭素化合物とは、例えばグラファイトであり、いわゆるHOPG、PG(、GC)を包含し、HOPGはほぼ完全な結晶構造のもの、PGは結晶粒が20nm程度で結晶構造がやや乱れたもの、GCは結晶粒が2nm程度になり結晶構造の乱れがさらに大きくなったものを指す。また、非晶質炭素であり、アモルファス炭素及びアモルファス炭素と上記グラファイトの微結晶の混合物を指す。何れにしても膜厚は、50nm以下の範囲とするのが好ましく、30nm以下の範囲とすることがより好ましい。

【0085】(工程5) このような工程により製作した電子放出素子は、安定化工程を行うことが好ましい。この安定化工程は、真空容器内の有機物質を排気する工程である。真空容器内の圧力は、 $1.3 \times 10^{-5} \text{Pa}$ 以下

が好ましく、さらに 1.3×10^{-6} Pa以下がより好ましい。

【0086】真空容器を排気する真空排気装置は、排気ポンプをオイルレス構成にしたものが好ましく、これは素子の特性に影響を与えないようにするためであり、具体的には、ソーブションポンプ、イオンポンプ等の真空排気装置を挙げることができる。そして、真空容器内を排気する際には、その真空容器全体を加熱して、真空容器内壁や、電子放出素子に吸着した有機物質分子を排気しやすくするのが好ましい。この加熱条件は $80 \sim 200^\circ\text{C}$ で5時間以上が望ましい。しかし、この条件に限るものではなく、真空容器の大きさや形状、電子放出素子の構成などの諸条件により適宜に設定される条件により行う。

【0087】安定化工程を行った場合、駆動時の雰囲気は、その安定化処理を終了した時点の雰囲気を維持するのが好ましいが、これに限るものではなく、有機物質が十分除去されていれば、真空度自体は多少低下しても安定な特性を十分に維持することができる。

【0088】このような真空雰囲気を保つことにより、新たな炭素あるいは炭素化合物の堆積を抑制でき、その結果、素子電流 I_f 、電子放出電流 I_e を安定させることができる。

【0089】そして次に、以上の工程により製作される電子放出素子の基本特性について述べる。

【0090】図8は、電子放出特性を測定する測定評価装置を示す構成図であり、いわゆる真空処理装置になっている。図8においても、前述した図1に示すものと同様な各部には同一符号を付してあり、55は真空容器、56は排気ポンプである。

【0091】真空容器55内には電子放出素子124が配されている。即ち、1は電子放出素子124を構成する基体であり、2及び3は素子電極、4は導電性薄膜、5は電子放出部、8は酸化物被膜である。51は電子放出素子124に素子電圧 V_f を印加する電源、50は素子電極2、3間の導電性薄膜4を流れる素子電流 I_f を測定する電流計、54は素子の電子放出部5から放出される電子放出電流 I_e を捕えるアノード電極である。53はアノード電極54にアノード電圧 V_a を印加する高圧電源、52は素子の電子放出部5から放出される電子放出電流 I_e を測定する電流計である。例えば、アノード電極54のアノード電圧 V_a を $1\text{ kV} \sim 10\text{ kV}$ の範囲とし、アノード電極54と電子放出素子124との距離 H を $2 \sim 8\text{ mm}$ の範囲として測定を行うことができる。

【0092】真空容器55内には、図示しない真空計などの真空雰囲気下での測定に必要な機器が設けられていて、所定に設定した真空雰囲気下での測定評価を行えるようになっている。排気ポンプ56は、ターボポンプ、ロータリーポンプからなる通常の高真空装置系と、イオ

ンポンプ等からなる超高真空装置系とにより構成されている。ここに示した真空処理装置の全体は、不図示のヒーターにより 200°C まで加熱される構成とされている。

【0093】図9は、図8に示した測定評価装置を用いて測定された電子放出電流 I_e 、素子電流 I_f 、素子電圧 V_f の関係を示すグラフ図である。図9においては、縦軸、横軸ともにリニアスケールであり、電子放出電流 I_e が素子電流 I_f に比べて著しく小さいので、任意単位で示している。

【0094】図9からも明らかなように、本発明にかかる電子放出素子は、電子放出電流 I_e に関して三つの特徴的性質を有する。

【0095】(1)本素子は、ある電圧(しきい値電圧 V_{th})以上の素子電圧 V_f を印加すると急激に電子放出電流 I_e が増加し、一方、しきい値電圧 V_{th} 以下では電子放出電流 I_e がほとんど検出されない。つまり、電子放出電流 I_e に対する明確なしきい値電圧 V_{th} を持った非線形素子である。

【0096】(2)電子放出電流 I_e が素子電圧 V_f に単調増加に依存するため、放出電流 I_e は素子電圧 V_f で制御できる。

【0097】(3)アノード電極54に捕捉される放出電荷は、素子電圧 V_f を印加する時間に依存する。つまり、アノード電極54に捕捉される電荷量は、素子電圧 V_f を印加する時間により制御できる。

【0098】以上の説明より理解できるように、本発明にかかる電子放出素子は、入力信号に応じて電子放出特性を容易に制御できることになる。この性質を利用すると複数の電子放出素子を配列して構成される電子源、そして画像形成装置など、多方面への応用が可能となる。

【0099】図9においては、素子電流 I_f が素子電圧 V_f に対して単調増加する(以下、「MI特性」と呼ぶ)例を実線で示した。なお、図示は省略するが、素子電流 I_f が素子電圧 V_f に対して電圧制御型負性抵抗特性(以下、「VCNR特性」と呼ぶ)を示す場合もある。これらの特性は、前述した工程を調節することで制御できる。

【0100】図10は、一定の素子電圧 V_f で、長時間駆動したときの電子放出電流 I_e の時間変化を示したものである。図中、実線で示したのは本発明にかかる素子、破線で示したのは酸化物被膜8を形成しない比較用の素子のものである。

【0101】即ち、以上の構成により本実施形態の電子放出素子は、酸化物被膜8が、前述した適切な炭素還元条件の下に導電性薄膜4と接触して設けられる。電子放出部5を形成する通電処理では、炭素及び炭素化合物等からなる導電性薄膜4が酸化物を還元させるため、これと接触している酸化物被膜8で還元反応が起き、当該酸化物被膜8側にも電子放出部5の形成が進行する。その結果、電子放出部5(亀裂等)を良好に形成することが

できる。

【0102】そしてここに、図10に示すように、電子放出電流 I_e の増加を図れるものであり、その一方、素子電流 I_f の低減をも図れる。従って、電子放出を安定して高効率に得ることができ、その結果、電子源、画像形成装置等へ好ましく適用することができる。

【0103】(第2実施形態)図11は、本発明の第2実施形態を示し、垂直型で表面伝導型の電子放出素子の断面図である。

【0104】図2においては、前述した図1に示すものと同様な各部には同一符号を付してあり、21は段差形成部である。

【0105】基体1、素子電極2、3及び導電性薄膜4、電子放出部5、酸化物被膜8(混合酸化物6+無機化合物フィラー7)は、前述した平面型表面伝導型電子放出素子の場合と同様の材料で構成することができる。

【0106】段差形成部21は、真空蒸着法、印刷法、スパッタ法等で形成した SiO_2 等の絶縁性材料で構成することができる。段差形成部21の膜厚は、前述した第1実施形態の平面型表面伝導型電子放出素子の素子電極間隔 L に対応し、数100nmから数十 μm の範囲とすることができ、当該段差の形成方法、及び素子電極間に印加する電圧を考慮して設定されるが、数10nmから数 μm の範囲が好ましい。

【0107】段差形成部21上に形成した酸化物被膜8は、シリカを主成分とし、前述した易還元性酸化物からなる混合酸化物6に無機化合物フィラー7が含まれている。ごく表面の一部に、炭酸塩や水酸化物を含むこともあるが、一般に炭酸塩や水酸化物は加熱すると酸化物に変化し、最終的な融点(ないし昇華点)は酸化物の状態が決まるため、特に問題になることはない。また、酸化物薄膜8は、アルコキシド系塗布材に無機物フィラーを添加することによって形成される。

【0108】導電性薄膜4は、素子電極2、3と段差形成部21を形成した後に、その素子電極2、3の上に積層される。

【0109】電子放出部5は、図11では段差形成部21に形成されているが、製作条件、フォーミング条件等に依存するものであり、その形状、位置はこれに限られるものではない。

【0110】この場合も、前述した第1実施形態と同様の作用、効果となり、酸化物被膜8が、適切な炭素還元条件の下に導電性薄膜4と接触して設けられるので、電子放出部5を形成する通電処理では、還元反応により酸化物被膜8側にも電子放出部5の形成が進行する。その結果、電子放出部5(亀裂等)を良好に形成することができる。

【0111】そしてここに、電子放出電流 I_e の増加を図れるものであり、その一方、素子電流 I_f の低減をも図れる。従って、電子放出を安定して高効率に得ること

ができ、その結果、電子源、画像形成装置等へ好ましく適用することができる。

【0112】(第3実施形態)第3実施形態は、前述した電子放出素子を基体上に多数配列して電子源に構成したものである。

【0113】電子放出素子の配列については、種々のものが採用でき、例えば、並列に配置した多数の電子放出素子の個々を両端で接続し、電子放出素子の行を多数個配し(行方向と呼ぶ)、この配線と直交する方向(列方向と呼ぶ)で電子放出素子の上方に配した制御電極(グリッドとも呼ぶ)により、電子放出素子からの電子を制御駆動するはしご状配置のものがある。これとは別に、電子放出素子をX方向及びY方向に行列状に複数個配し、同じ行に配された複数の電子放出素子の電極の一方を、X方向の配線に共通に接続し、同じ列に配された複数の電子放出素子の電極の他方を、Y方向の配線に共通に接続するものが挙げられる。このようなものはいわゆる単純マトリックス配置である。まず単純マトリックス配置について以下に詳述する。

【0114】本発明にかかる表面伝導型電子放出素子については、前述したように(1)~(3)の特性がある。即ち、表面伝導型電子放出素子からの放出電子は、しきい値電圧以上では、二つの素子電極間に印加するパルス状電圧のパルス波高値とパルス幅により制御できる。一方、しきい値電圧以下では、ほとんど放出されない。この特性によれば、多数の電子放出素子を配置した場合においても、個々の素子にパルス状電圧を適宜に印加すれば、入力信号に応じて表面伝導型電子放出素子を選択して電子放出量を制御できる。

【0115】以下この原理に基づき、本発明にかかる電子放出素子を複数配列して得られる電子源基体について、図12を用いて説明する。図12において、121は電子源基体、122はX方向配線、123はY方向配線、124は電子放出素子、125は結線である。なお、電子放出素子124は、前述した平面型で表面伝導型あるいは垂直型で表面伝導型のどちらであってもよい。

【0116】X方向配線122は、 $D \times 1 \sim D \times m$ の m 本配線からなり、真空蒸着法、印刷法、スパッタ法等により形成した導電性金属などで構成することができる。配線の材料、膜厚、幅は適宜に設計される。Y方向配線123は、 $D \times 1 \sim D \times n$ の n 本配線からなり、X方向配線122と同様に形成される。これら m 本のX方向配線122と n 本のY方向配線123との間には、不図示の層間絶縁層が設けられており、両者を電氣的に分離している(m 、 n は共に正の整数)。

【0117】図示を省略した層間絶縁層は、真空蒸着法、印刷法、スパッタ法等を用いて形成した SiO_2 等で構成される。例えば、X方向配線122を形成した基体121の全面、あるいは一部に所定の形状で形成さ

れ、特に、X方向配線122とY方向配線123の交差部の電位差に耐え得るように、膜厚、材料、製法が適宜に設定される。X方向配線122とY方向配線123は、それぞれ外部端子として引き出されている。

【0118】電子放出素子124を構成する一対の電極(不図示)は、m本のX方向配線122とn本のY方向配線123と導電性金属等からなる結線125によって電氣的に接続されている。

【0119】配線122と配線123を構成する材料、結線125を構成する材料及び一対の素子電極を構成する材料は、その構成元素の一部あるいは全部が同一であっても、またそれぞれ異なってもよい。これら材料は、例えば前述した素子電極の材料から適宜に選択される。素子電極を構成する材料と配線材料が同一である場合には、素子電極に接続した配線は素子電極ということもできる。

【0120】X方向配線122には、X方向に配列した表面伝導型放出素子124の行を選択するための走査信号を印加する走査信号印加手段(不図示)が接続される。一方、Y方向配線123には、Y方向に配列した電子放出素子124の各列を、入力信号に応じて変調するための変調信号発生手段(不図示)が接続される。各電子放出素子124に印加される駆動電圧は、当該素子に印加される走査信号と変調信号の差電圧として供給される。

【0121】上記構成においては、単純なマトリックス配線を用いて、個別の素子を選択して独立に駆動可能とすることができる。

【0122】従って、本発明にかかる各電子放出素子124については、前述したように電子放出を安定して高効率に得ることができるものであることから、それを用いた本実施形態の電子源は、配列全体について電子放出特性の高効率化と高安定化を図れる。

【0123】(第4実施形態)第4実施形態は、真空容器をなす外囲器内に、前述した電子源を画像形成部材(蛍光体)と対向させて備えて画像形成装置に構成したものである。

【0124】図13は、第4実施形態の画像形成装置を示す斜視図であり、図14(a)、(b)は、その蛍光膜を説明する要部の平面図である。図15は、NTSC方式のテレビ信号に応じて表示を行なう駆動回路を示すブロック図である。

【0125】図13において、121は電子放出素子124を複数配した電子源基体、131は電子源基体121を固定したリアプレート、136はガラス基体133の内面に蛍光膜134とメタルバック135等が形成されたフェースプレート、132は支持枠である。

【0126】支持枠132には上下にフェースプレート136、リアプレート131がフリットガラス等を用いて固着されており、外囲器137に構成されている。つ

まり、大気中あるいは窒素雰囲気において400~500℃の温度範囲で10分以上焼成してフリットガラスを融解させており、三者が気密状態に封着される。

【0127】電子放出素子124は図1に示す素子に相当し、122、123は電子放出素子124の一対の素子電極と接続されたX方向配線及びY方向配線である。

【0128】リアプレート131は、主に基体121の強度を補強する目的で設けられるため、基体121自体で十分な強度を持つ場合は、別体のリアプレート131は不要とすることができる。即ち、基体121へ支持枠132を直接に封着し、フェースプレート136、支持枠132及び基体121でもって外囲器137を構成してもよい。また、フェースプレート136、リアプレート131間に、スペーサー(不図示)と呼ばれるの支持体を設置することにより、大気圧に対して十分な強度をもつ外囲器137を構成することもできる。

【0129】蛍光膜134は、モノクロームの場合は蛍光体のみから構成されるが、カラー表示の場合は、図14に示すように、蛍光体の配列によりブラックストライプ[図14(a)]あるいはブラックマトリックス[図14(b)]などと呼ばれる黒色導電材141と蛍光体142とから構成される。

【0130】ブラックストライプ(ブラックマトリックス)を設ける目的は、カラー表示の場合、三原色蛍光体の各蛍光体142間の塗り分け部を黒くすることで混色等を目立たなくすることと、蛍光膜134における外光反射によるコントラストの低下を抑制することにある。ブラックストライプの材料としては、黒鉛を主成分とする材料が挙げられるが、これに限られなく、導電性があり光の透過及び反射が少ない材料であればよい。

【0131】ガラス基体133に蛍光体142を塗布する方法は、モノクローム、カラーの何れにも沈澱法、印刷法等を採用できる。

【0132】蛍光膜134の表面を被覆してメタルバック135が設けられている。メタルバック135を設ける目的は、蛍光体の発光のうち内面側への光をフェースプレート136側へ鏡面反射させることにより輝度を向上させること、電子ビーム加速電圧を印加するための電極として作用させること、外囲器内で発生した負イオンの衝突によるダメージから蛍光体を保護すること等である。このメタルバック135は、蛍光膜134をガラス基体133上に形成した後に、その蛍光膜134表面の平滑化処理(いわゆるフィルミング)を行い、その後、A1を真空蒸着等により堆積させることで形成される。

【0133】フェースプレート136には、蛍光膜134の導電性を高めるため、蛍光膜134の外周側に透明電極(不図示)を設けてもよい。

【0134】前述した封着においては、カラー表示の場合は各色蛍光体142と電子放出素子124とを対応させる必要があり、十分な位置合わせが不可欠となる。

【0135】図13に示した画像形成装置は、例えば以下のようにして製造される。

【0136】外囲器137は、前述した安定化工程と同様に、適宜に加熱しながらイオンポンプ、ソーブションポンプなどのオイルレスの排気装置により排気管（不図示）を通じて排気して、 1.3×10^{-5} Pa程度の真空度で、かつ有機物質が十分に少ない雰囲気にした後に封着を行うことで形成される。

【0137】外囲器137の真空度を維持するためにゲッター処理を行なうこともできる。これは、外囲器137の封着を行う直前あるいは封着後に、抵抗加熱あるいは高周波加熱等を用いた加熱により、外囲器137内の所定の位置（不図示）に配置してあるゲッターを加熱して蒸着膜を形成する処理である。ゲッターはBa等を主成分とし、その蒸着膜の吸着作用により、例えば 1.3×10^{-3} ないしは 1.3×10^{-5} Paの真空度を維持する。ここで、電子放出素子124のフォーミング処理以降の工程は、適宜に設定できる。

【0138】次に、単純マトリックス配置の電子源を用いて構成した画像形成装置に、NTSC方式のテレビ信号に基づいたテレビジョン表示を行うための駆動回路の構成例について、図15を用いて説明する。

【0139】図15において、151は画像形成装置、152は走査回路、153は制御回路、154はシフトレジスタ、155はラインメモリ、156は同期信号分離回路、157は変調信号発生器、 V_x 、 V_a は直流電圧源である。

【0140】画像表示装置151は、端子 $D_{ox1} \sim D_{oxm}$ 、端子 $D_{oy1} \sim D_{oyn}$ 、高圧端子Hvを介して外部の電気回路と接続される。

【0141】端子 $D_{ox1} \sim D_{oxm}$ には、画像表示装置151内に設けられている電子源、即ち、M行N列にマトリックス配線した電子放出素子の配列群を一行（N素子）毎に順に駆動するための走査信号が印加される。

【0142】端子 $D_{y1} \sim D_{yn}$ には、走査信号により選択された一行の電子放出素子の各素子の出力電子ビームを制御するための変調信号が印加される。

【0143】高圧端子Hvには、直流電圧源 V_a から例えば10kVの直流電圧が供給されるが、これは電子放出素子から放出される電子ビームに、蛍光体を励起するのに十分なエネルギーを付与するための加速電圧である。

【0144】走査回路152は、内部にM個のスイッチング素子 $S_1 \sim S_m$ を備えたものである。各スイッチング素子 $S_1 \sim S_m$ は、直流電圧源 V_x の出力電圧もしくは0V（グラウンドレベル）の何れか一方を選択し、画像表示装置151の端子 $D_{x1} \sim D_{xm}$ と電気的に接続され、これには制御回路153が出力する制御信号 T_{scan} に基づいて動作するものであり、例えばFETのようなスイッチング素子を組み合わせることにより構成さ

れる。

【0145】直流電圧源 V_x は、本例の場合には電子放出素子の特性（電子放出しきい値電圧）に基づき、非走査素子への印加電圧が電子放出しきい値電圧以下となるような一定電圧を出力する設定とされている。

【0146】制御回路153は、外部より入力する画像信号に基づいて適切な表示が行なわれるように各部の動作を整合させる機能を有する。制御回路153は、同期信号分離回路156より送られる同期信号 T_{sync} に基づいて、各部に対して T_{scan} 、 T_{sft} 、 T_{mry} の各制御信号を発生する。

【0147】同期信号分離回路156は、外部から入力されるNTSC方式の画像信号から同期信号成分と輝度信号成分とを分離する回路であり、一般的な周波数分離（フィルター）回路等を用いて構成されている。つまり、同期信号分離回路156に取り込まれたNTSC方式の画像信号は、垂直同期信号と水平同期信号からなる同期信号 T_{sync} と、画像の輝度信号DATAとに分離され、輝度信号DATAはシフトレジスタ154へ入力される。

【0148】シフトレジスタ154は、時系列的にシリアルに入力された輝度信号DATAを、画像の1ライン毎にシリアル/パラレル変換するものであり、制御回路153より送られる制御信号 T_{sft} に基づいて動作する。即ち、制御信号 T_{sft} は、シフトレジスタ154のシフトクロックであるということもできる。シリアル/パラレル変換された画像1ライン分（電子放出素子N素子分の駆動データに相当）のデータは、 $I_{d1} \sim I_{dn}$ のN個の並列信号としてシフトレジスタ154から出力される。

【0149】ラインメモリ155は、画像1ライン分のデータを必要時間の間だけ記憶する記憶装置であり、制御回路153より送られる制御信号 T_{mry} に従って適宜に $I_{d1} \sim I_{dn}$ の内容を記憶する。記憶された内容は、 $I_{d1} \sim I_{dn}$ として出力され、変調信号発生器157へ送られる。

【0150】変調信号発生器157は、画像データ $I_{d1} \sim I_{dn}$ に応じて電子放出素子の各々を適切に駆動変調する信号源であり、その出力信号が端子 $D_{oy1} \sim D_{oyn}$ を通じて画像表示装置151内の電子放出素子に印加される。

【0151】前述したように、本発明にかかる電子放出素子は電子放出電流 I_e に対して以下の基本特性を有している。即ち、電子放出には明確なしきい値電圧 V_{th} があり、 V_{th} 以上の電圧を印加された時のみ電子放出が生じる。電子放出しきい値以上の電圧に対しては、素子への印加電圧の変化に応じて放出電流も変化する。このことから、本素子にパルス状の電圧を印加する設定として、しきい値以上のパルス電圧を印加することで電子ビームを出力させることができ、その際、パルス波高値

V_m を変化させることにより電子ビームの強度を制御でき、パルス幅 P_w を変化させることにより電子ビームの電荷の総量を制御することができる。

【0152】従つて、入力信号に応じて、電子放出素子を変調する方式としては、電圧変調方式、パルス幅変調方式等を採用できる。電圧変調方式には、変調信号発生器157として、一定長さの電圧パルスを発生し、入力されるデータに応じて適宜にパルス波高値を変調するような電圧変調方式の回路を用いることができる。

【0153】パルス幅変調方式には、変調信号発生器157として、一定の波高値の電圧パルスを発生し、入力されるデータに応じて適宜にパルス幅を変調するようなパルス幅変調方式の回路を用いることができる。

【0154】シフトレジスタ154、ラインメモリ155としては、デジタル信号式、アナログ信号式の何れも採用でき、画像信号のシリアル/パラレル変換及び記憶が所定の速度で行なわれればよいからである。

【0155】デジタル信号式を採る場合は、同期信号分離回路156が出力する輝度信号DATAをデジタル信号化する必要がある。これには、同期信号分離回路156の出力部にA/D変換器を設ければよい。また、ラインメモリ155の出力信号がデジタル信号かアナログ信号かにより、変調信号発生器157の回路構成を変更すればよい。

【0156】即ち、デジタル信号を用いた電圧変調方式の場合、変調信号発生器157には、例えばD/A変換回路を用い、必要に応じて増幅回路などを付加する。パルス幅変調方式の場合、変調信号発生器157には、例えば高速の発振器及び発振器の出力波数を計数する計数器(カウンタ)及び計数器の出力値とラインメモリの出力値を比較する比較器(コンパレータ)を組み合わせた回路を用いる。必要に応じて、比較器の出力するパルス幅変調された変調信号を電子放出素子の駆動電圧にまで電圧増幅するための増幅器を付加することもできる。

【0157】アナログ信号を用いた電圧変調方式の場合、変調信号発生器157には、例えばオペアンプなどを用いた増幅回路を採用でき、必要に応じてレベルシフト回路などを付加することもできる。パルス幅変調方式の場合には、例えば、電圧制御型発振回路(VCO)を採用でき、必要に応じて電子放出素子の駆動電圧まで電圧増幅するための増幅器を付加することもできる。

【0158】このような構成を採る画像表示装置151の駆動回路系においては、各電子放出素子124に、容器外端子 $D_{ox1} \sim D_{oxm}$ 、 $D_{oy1} \sim D_{oyn}$ を介して電圧を印加することにより電子放出が生ずる。そして、高圧端子 H_v を介してメタルバック135あるいは透明電極(不図示)に高圧を印加して、電子ビームを加速し、加速された電子は蛍光膜134に衝突し、発光が生じて画像が形成される。

【0159】ここで述べた画像形成装置151の駆動回

路系の構成は、本発明にかかる電子放出素子124の一適用例であり、本発明の技術思想に基づいて種々の変形が可能である。入力信号については、NTSC方式を挙げたが入力信号はこれに限られるものではなく、PAL、SECAM方式など、そして走査線数を格段に増したMUSE方式等の高品位TV方式をも採用できる。また、本発明にかかる画像形成装置151は、テレビジョン放送の表示装置、テレビ会議システム、コンピュータ等の表示装置、感光性ドラム等を用いて構成される光プリンターなどとしても用いることができる。

【0160】即ち、本発明にかかる各電子放出素子124については、前述したように電子放出を安定して高効率に得ることができるものであることから、それを電子源基体121に用いた本実施形態の画像形成装置151は、高輝度な画像表示を安定に行える。

【0161】

【実施例】以下、本発明にかかる電子放出素子及びそれを用いた画像形成装置の実施例を説明する。

【0162】(実施例1) 実施例1は、図1に示す構成の電子放出素子を製作したものである。

【0163】(工程-a) ソーダライムガラスからなる基体1を洗剤、純水及び有機溶剤等を用いて十分に洗浄し、シリカに燐を添加したアルコラートからなるスピコート剤(高純度化学製PS-05)に、宇部興産製の粒径 $0.1 \mu m$ 程度の MgO からなる無機化合物フィラーを20vol%添加した。次に、基体1に、上記コート材を塗布して、温度 $200^\circ C$ で30分間焼成し、さらに温度 $480^\circ C$ で1時間焼成して酸化物被膜8を厚さ約 $1 \mu m$ に形成した。

【0164】この焼成後には、酸化物として SiO_2 に P_2O_5 が5wt%含まれる混合酸化膜が形成され、この膜中に MgO フィラー材料が均一に分散した酸化物被膜8が形成される。

【0165】(工程-b) 基体1上に、Pt/Tiをスパッタリング蒸着法により蒸着させ、Tiは厚さ5nmに、Ptは厚さ50nmに順次堆積した。素子電極2、3及び素子電極間隔Lとなるべきパターンをホトレジスト(AZ-1370)で形成し、次にArイオンによるドライエッチングを行い、素子電極間隔Lは $10 \mu m$ とし、電極幅Wを $300 \mu m$ とした素子電極2、3を形成した。

【0166】(工程-c) その上に、有機Pd(ccp4230奥野製薬(株)社製)をスピナーにより回転塗布し、温度 $300^\circ C$ で12分間の加熱焼成処理を行った。また、こうして形成した導電性薄膜4(主元素をPdとした薄膜)の膜厚は10nmであり、シート抵抗値は $2 \times 10^4 E\Omega/\square$ であった。

【0167】(工程-d) 焼成後の導電性薄膜4を、レーザーにより直接に描画するパターンニングを行って所定にパターン形成した。

【0168】以上の工程により基体1上に、酸化物被膜8、素子電極2及び3、導電性薄膜4を形成した。

【0169】(工程-e)次に、工程-dの基体1を測定評価装置にセットし、真空ポンプにより排気して 2.7×10^{-3} Paの真空度に達した後に、素子電圧 V_f を印加するための不図示の電源により、素子電極2、3間に電圧を印加し、通電フォーミングを行った。通電フォーミング処理の電圧波形は図6に示したものであり、本実施例ではパルス幅 T_1 を1 msec、パルス間隔 T_2 を1.0 msecとし、矩形波の波高値(フォーミング時のピーク電圧)は0.1 Vステップで昇圧させて通電フォーミング処理を行った。また、通電フォーミング処理中は、同時に、パルス間隔 T_2 の期間に抵抗測定パルスを0.1 Vの電圧で挿入して、抵抗値を測定した。なお、通電フォーミング処理は、測定された抵抗値が、約1 M Ω 以上になったときに終了とし、このとき素子への電圧の印加を終了した。

【0170】この後、素子を 1.3×10^{-7} Paの超高真空環境に保持した。

【0171】(工程-f)続いて、トルニトリルをアンブルに封じたものをスローリークバルブを通して真空内に導入し、 1.3×10^{-4} Paを維持した。次に、フォーミング処理した素子に、図7に示した波形で波高値を1.4 Vとして活性化処理を行った。つまり、図8に示す測定評価装置内で素子電極2、3間にパルス電圧を印加した。従来の素子では最大素子電流は約30分後に達成されたが、本発明による素子は約1.5分で最大になった。そしてこの後、約20分ほど活性化を続けた後に通電を停止し、スローリークバルブを閉めて活性化処理を終了した。

【0172】(工程-g)次に、電子放出部5を形成した電子放出素子について、電子放出特性(図10)を評価した。なお、アノード電極54と電子放出素子124間の距離を4 mm、アノード電極54のアノード電圧 V_a を1000 V、電子放出特性測定時の真空装置内の真空度を 1.3×10^{-8} Paとし、素子電極2、3間に素子電圧を1.5 V印加した。

【0173】本実施例の酸化物被膜8を形成した素子は、図10に示すように、比較例として製作した酸化物被膜8を形成しない素子に比べて、素子電流 I_f 、電子放出電流 I_e の初期値が何れも明らかに大きく、高出力な電子放出特性を示し、電子放出電流 I_e が半減する駆動時間においても、本実施例の素子の方が劣化速度が小さい。

【0174】さらに、基体1としてソーダライムガラス、プラズマディスプレイ用高歪点ガラスを用い、導電性薄膜4の材料として上記PdOの他に、Pd、Ni、Pt、Auのスバック膜を用い、またスピコート材としては上記燐とシリカの混合膜材料だけでなく、燐とホウ素を含むシリカ膜を形成する材料を用いても、同様の

効果が得られた。

【0175】以上のように本実施例では、高出力な電子放出特性が長時間に渡って安定して得られたことを確認した。

(実施例2) 実施例2は、図1に示す構成の電子放出素子を製作したものであることは実施例1と同様であるが、以下に説明する部分を変更した。

【0176】(工程-a)最初に、ディップコーティング溶液を調製した。この溶液には、SYMETRIX社製の酸化ゲルマニウム(GeO_2)塗布材料と酸化シリコン塗布材料を混合して、焼成後の酸化ゲルマニウムの成分比が4 mol %以下となるように組成を適当に調整した塗布材料中に、無機化合物フィラー材として住友化学社製の粒径1.0 μm 程度の Al_2O_3 を30 vol %加えた。

【0177】そして、プラズマディスプレイ用ガラス(旭硝子製PD200)からなる基体1を清浄化し、この基体1に上記溶液を用いて引き上げ速度20 mm/mでディップコーティングを行った。この基体1を温度120°Cで30分乾燥させて、次に温度420°Cで30分間焼成し、そして温度500°Cで60分間本焼成を行って厚さ約2 μm の酸化物被膜層8を形成した。

【0178】工程-bから工程-gまでは、前述した実施例1と同様の工程を行なった。

【0179】さらにまた、混合酸化物6として、上記 GeO_2 の他に、やはりSYMETRIX社製の塗布材料から、 As_2O_3 、 CdO 、 SeO_2 、 TeO_2 、 WO_3 、 ZnO の酸化物を用いた種々の組み合わせによっても、同様の効果が得られた。

【0180】以上のように本実施例においても、実施例1と同様に、高出力な電子放出特性が長時間に渡って安定して得られたことを確認した。

【0181】(実施例3) 実施例3は、図16に示す構成の電子放出素子を製作したものであり、これは図1に示す構成とした実施例1と同様であるが、酸化物被膜8の形成パターン及び以下に説明する部分を変更した。

【0182】(工程-a)最初に、スクリーン印刷用絶縁性ペーストを調製した。このペーストには、 PbO を主成分(成分比は約50 mol %)として残りは SiO_x 、 Bi_2O_3 、 ZnO 、セルロースとするスクリーン印刷用絶縁性ペーストに、無機化合物フィラー材としてイビデン社製の粒径0.2 μm 程度の SiC を50 vol %加えた。そして、清浄化したソーダライムガラス基体上に、上記ペーストをスクリーン印刷法にて素子が形成される領域よりも広い領域に印刷を行った。この基板を、温度480°Cで焼成し、セルロース等のバインダを飛ばした。この酸化物被膜8の厚さは約20 μm であった。

【0183】次に、研磨による基板平滑処理を行い、洗浄した後に乾燥させた。

【0184】工程-bから工程-gまでは、実施例1と同様の工程を行なった。

【0185】本実施例においても、実施例1と同様に、高出力な電子放出特性が長時間に渡って安定して得られたことを確認した。

【0186】(実施例4) 実施例4は、図12に示す電子源を製作し、これを用いて図13に示す構成の画像形成装置を製作したものである。さらに、図15に示す構成に駆動回路を接続して画像表示を行った。

【0187】最初に、ソーダライムガラスからなる基体1を、洗剤、純水及び有機溶剤等を用いて十分に洗浄した。

【0188】コート材には、シリカに燐を添加したアルコラートからなるスピンコート剤(高純度化学製PS-05)に、住友化学社製の粒径0.1 μ m程度のAl₂O₃からなる無機化合物フィラーを30vol%添加した。

【0189】洗浄後の基体1に上記コート材を塗布し、この後、温度200℃で30分間焼成し、そして温度480℃で1時間焼成することで酸化物被膜8を厚さ約2 μ mに堆積した。次に、スパッタ法によりPtを厚さ約500オングストロームに蒸着し、AZ1370レジストを用いて電極パターンを形成した後に、Arのドライエッチングにより素子電極を形成した。

【0190】表面伝導型電子放出素子124を構成する一対の素子電極(不図示)は、後述するm本のX方向配線122とn本のY方向配線123と導電性金属等からなる結線125によって電氣的に接続させる。

【0191】m本のX方向配線122は、スクリーン印刷法を用いて銀を主成分とした金属ペースト材料を印刷し、そして温度480℃で10分間焼成して、Dx1~DxmのX方向配線122に形成した。n本のY方向配線123も同様にして、Dy1~DynのY方向配線123に形成した。これらm本のX方向配線122とn本のY方向配線123との間には、不図示の層間絶縁層を設けて両者を電氣的に分離した。つまり、不図示の層間絶縁層は、スクリーン印刷法を用いて酸化鉛を含むガラス材料で形成し、温度約480℃で20分間焼成を行った。

【0192】次に、図13に示す外囲器137を形成した。これには、リアプレート131、支持棒132、フェースプレート136をフリットガラス等により固着させるものであり、窒素雰囲気において温度400~500℃で10分以上焼成して封着した。

【0193】そして、図15に示した駆動回路を用いてNTSC方式のテレビ信号に応じて表示を行なった。

【0194】本実施例においても、高輝度な画像表示を安定に行えたことを確認した。

【0195】

【発明の効果】以上説明したように本発明の電子放出素

子及びそれを用いた画像形成装置は、次に示すような優れた効果を奏する。

【0196】請求項1の電子放出素子は、酸化物膜層が、前述した適切な炭素還元条件の下に導電性薄膜と接触して設けられる。電子放出部を形成する通電処理では、炭素及び炭素化合物等からなる導電性薄膜が酸化物を還元させるため、これと接触している酸化物膜層で還元反応が起き、当該酸化物膜層側にも電子放出部の形成が進行する。その結果、電子放出部(亀裂等)を良好に形成することができる。

【0197】そしてここに、電子放出電流I_eの増加を図れるものであり、その一方、素子電流I_fの低減をも図れる。従って、電子放出を安定して高効率に得ることができ、その結果、電子源、画像形成装置等へ好ましく適用することができる。

【図面の簡単な説明】

【図1】本発明の第1実施形態を示し、(a)は平面型で表面伝導型の電子放出素子の平面図、(b)はその断面図である。

【図2】酸化物材料の自由エネルギーを説明するグラフ図である。

【図3】図1の電子放出部の形成過程を順に説明する断面図である。

【図4】図1に示す電子放出素子の素子電流I_fを説明するグラフ図である。

【図5】図1に示す電子放出素子の製造工程を順に説明する断面図である。

【図6】通電フォーミングの電圧波形を示すタイミング図である。

【図7】活性化工程におけるパルス電圧を示すタイミング図である。

【図8】電子放出特性の測定を行う測定評価装置の構成図である。

【図9】電子放出素子の電圧電流特性を示し、素子電圧V_fと電子放出電流I_e及び素子電流I_fの関係を説明するグラフ図である。

【図10】電子放出素子の経時変化特性を示し、駆動時間による電子放出電流I_fの変化を説明するグラフ図である。

【図11】本発明の第2実施形態を示し、垂直型で表面伝導型の電子放出素子の断面図である。

【図12】本発明の第3実施形態を示し、第1実施形態の電子放出素子を用いた電子源の平面図である。

【図13】本発明の第4実施形態を示し、第3実施形態の電子源を用いた画像形成装置の斜視図である。

【図14】図13の蛍光膜の要部を示し、(a)はストライプ構成の平面図、(b)はマトリックス構成の平面図である。

【図15】図13の画像形成装置へ駆動回路を接続した構成を示すブロック図である。

【図16】本発明の実施例3を示し、(a)は平面型で表面伝導型の電子放出素子の平面図、(b)はその断面図である。

【図17】従来の表面伝導型電子放出素子の平面図である。

【符号の説明】

1 基体

2, 3 素子電極

4 導電性薄膜

5 電子放出部あるいは電子放出部形成材料

6 混合酸化物

7 無機化合物フィラー

8 酸化物被膜(酸化物膜層)

21 段差形成部

50, 52 電流計

51 電源

53 高圧電源

54 アノード電極

55 真空容器

56 排気ポンプ

121 電子源基体

122 X方向配線

123 Y方向配線

124 電子放出素子

125 結線

131 リアプレート

132 支持枠

133 ガラス基体

134 蛍光膜

135 メタルバック

136 フェースプレート

138 外囲器

141 黒色導電材

142 蛍光体

151 画像表示装置

152 走査回路

153 制御回路

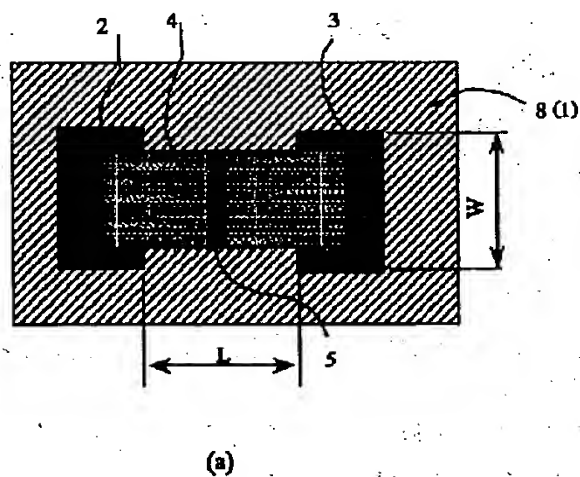
154 シフトレジスタ

155 ラインメモリ

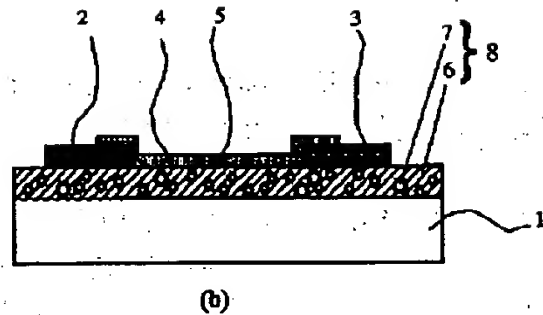
156 同期信号分離回路

157 変調信号発生器

【図1】

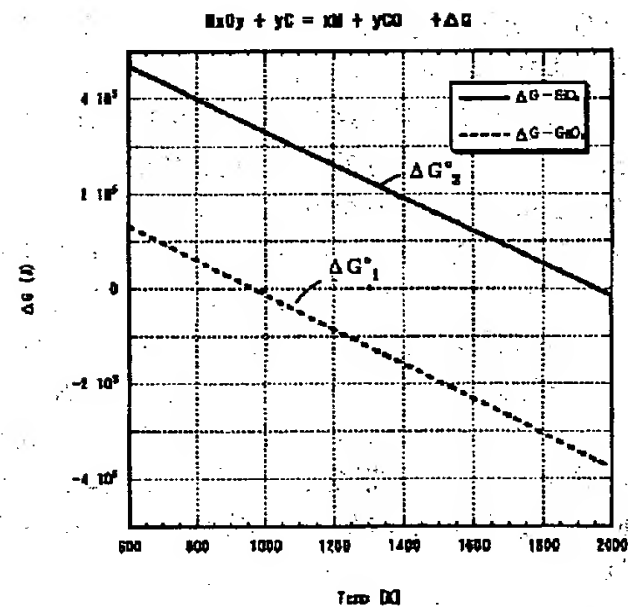


(a)

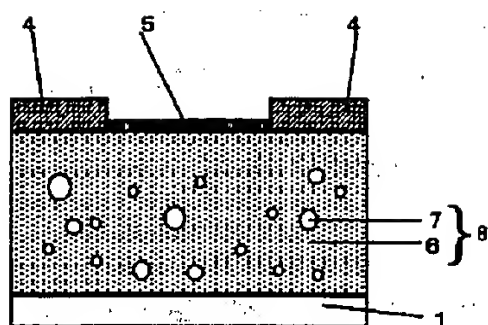


(b)

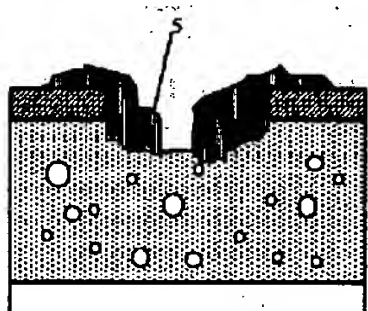
【図2】



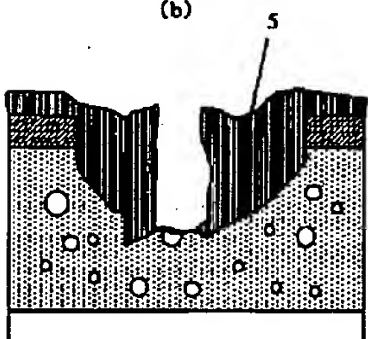
【図3】



(a)

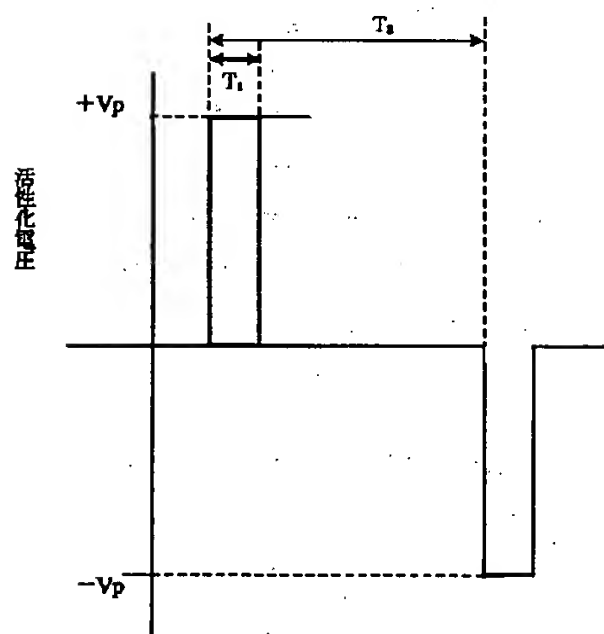


(b)

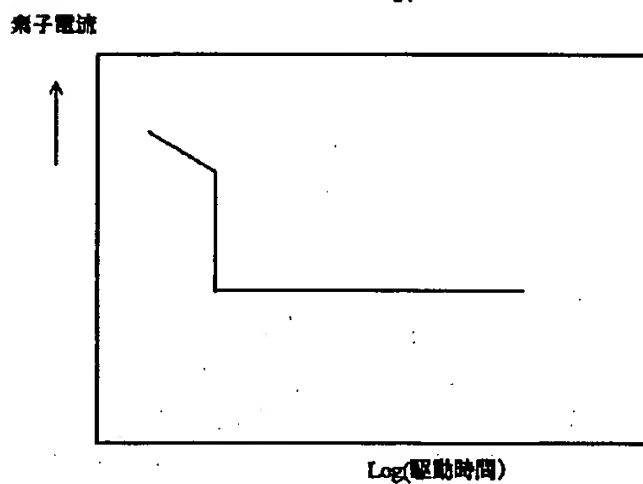
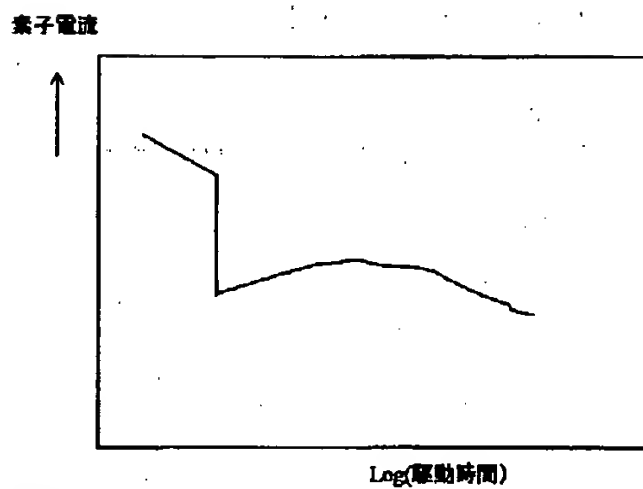


(c)

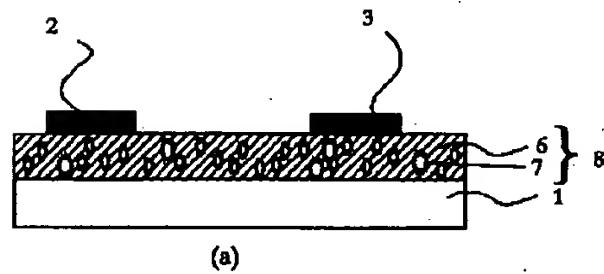
【図7】



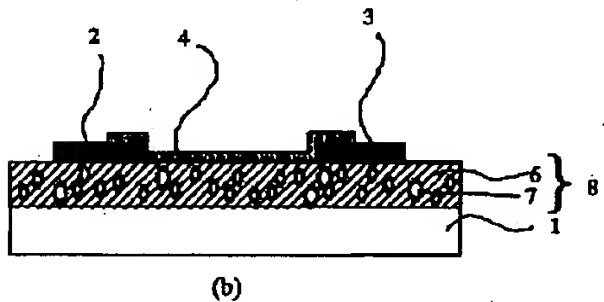
【図4】



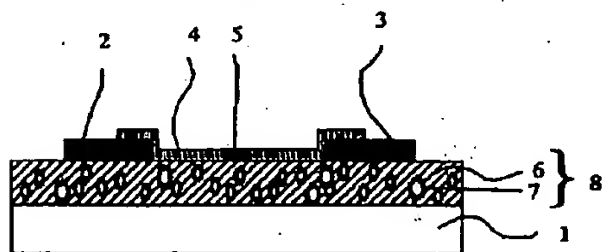
【図5】



(a)

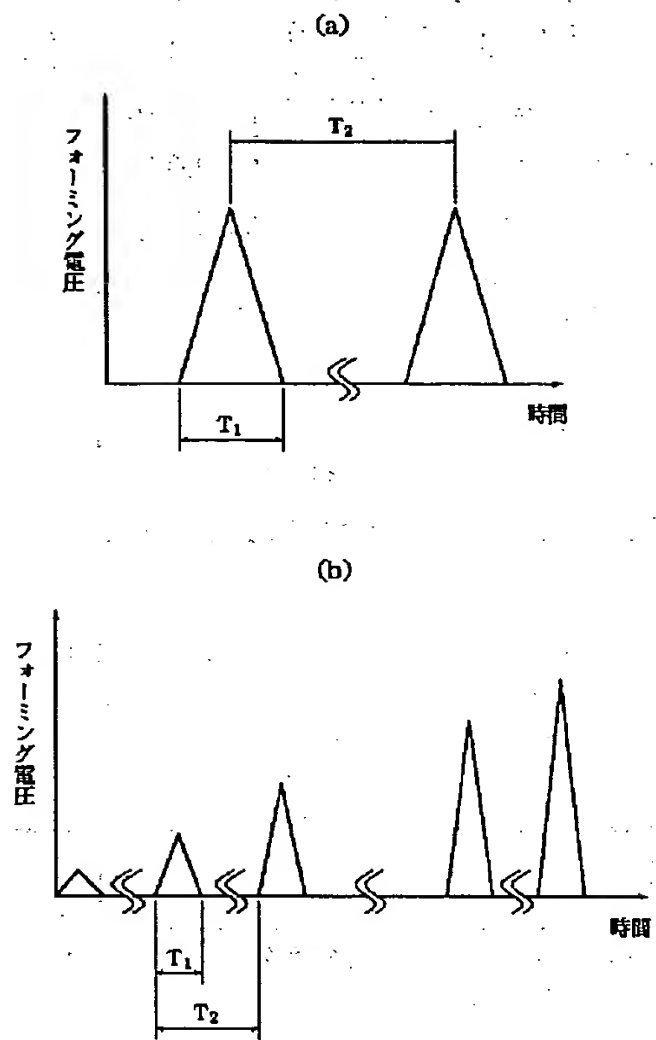


(b)

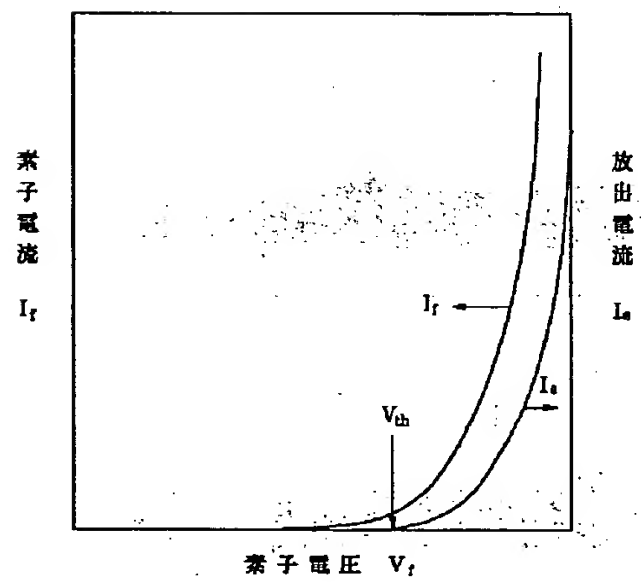


(c)

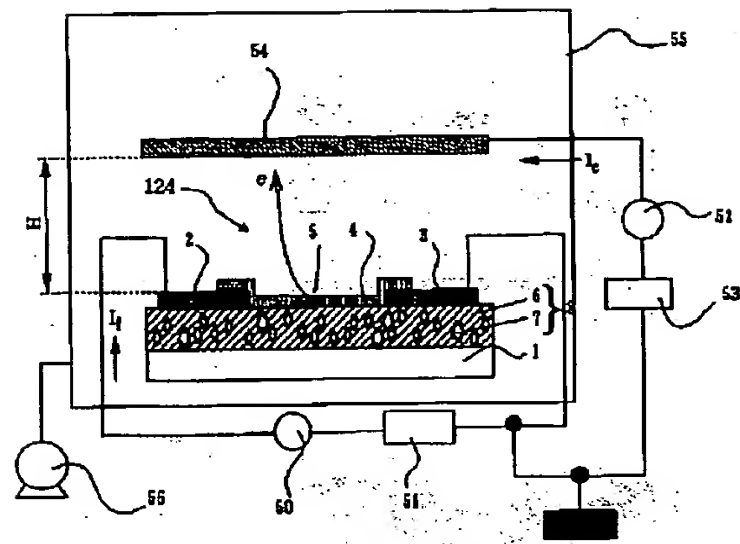
【図6】



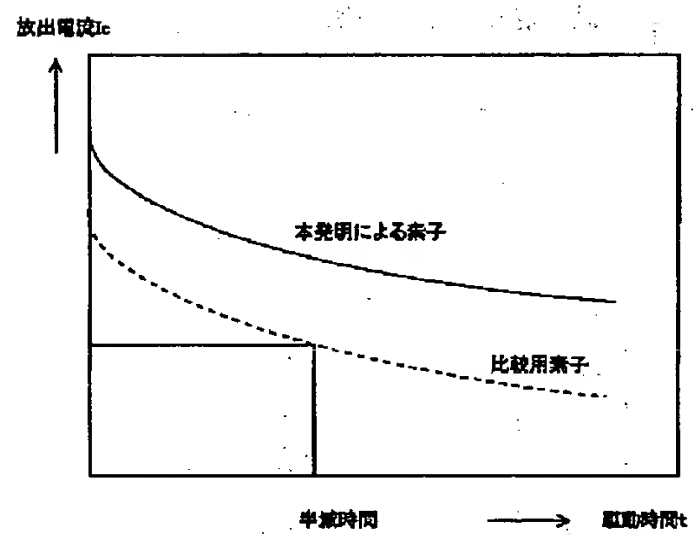
【図9】



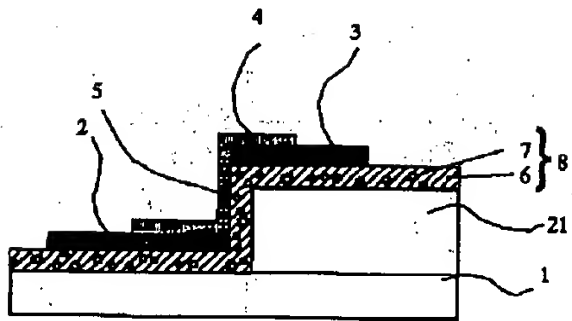
【図8】



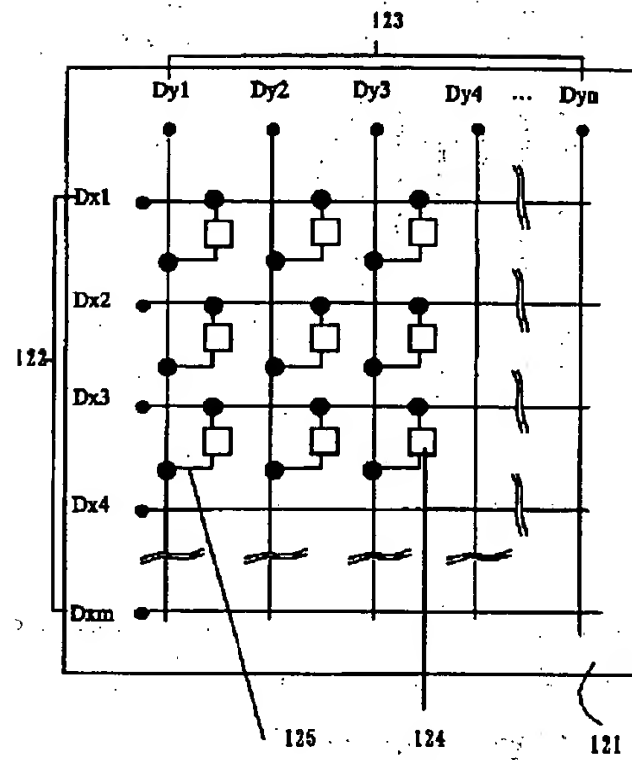
【図10】



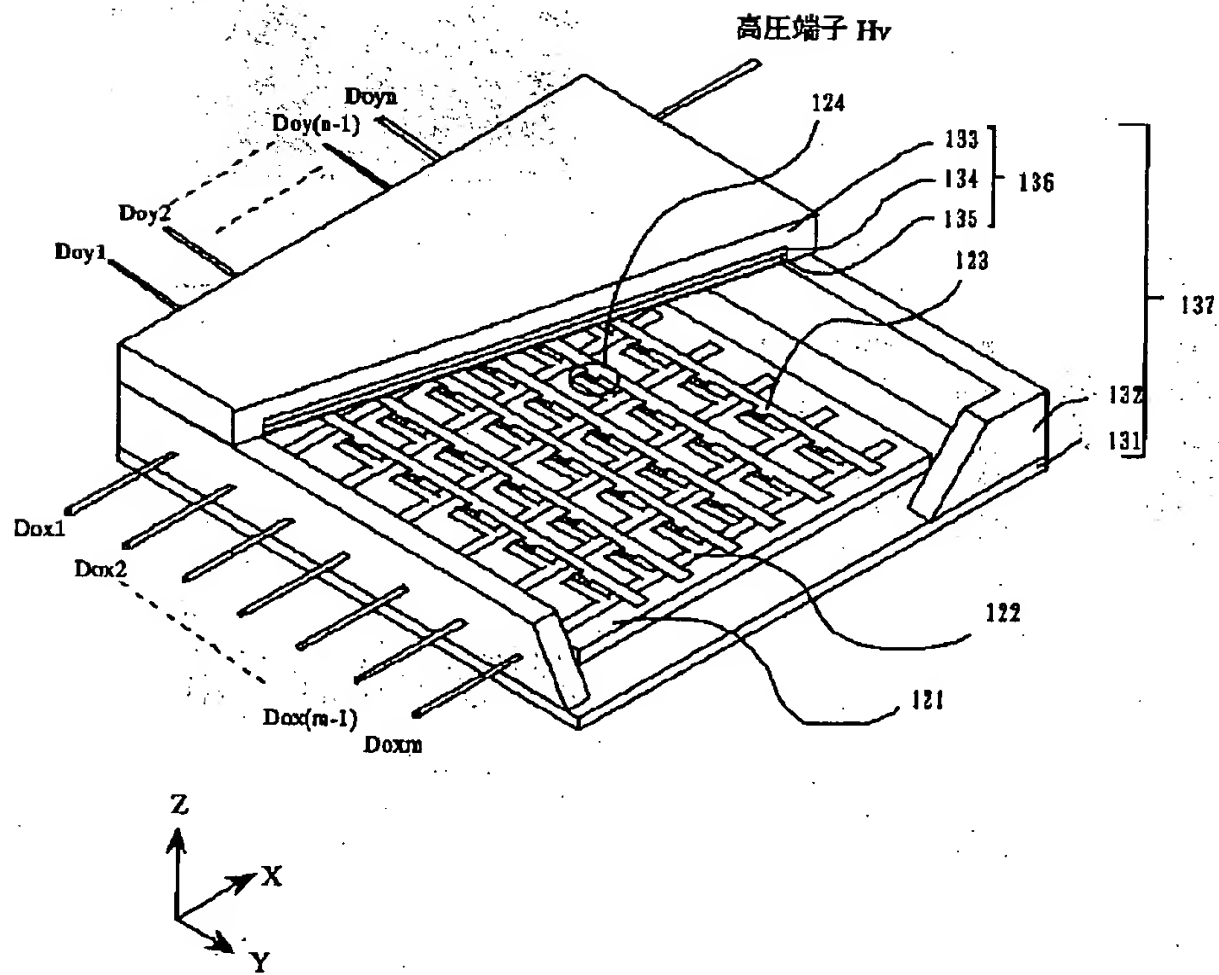
【図11】



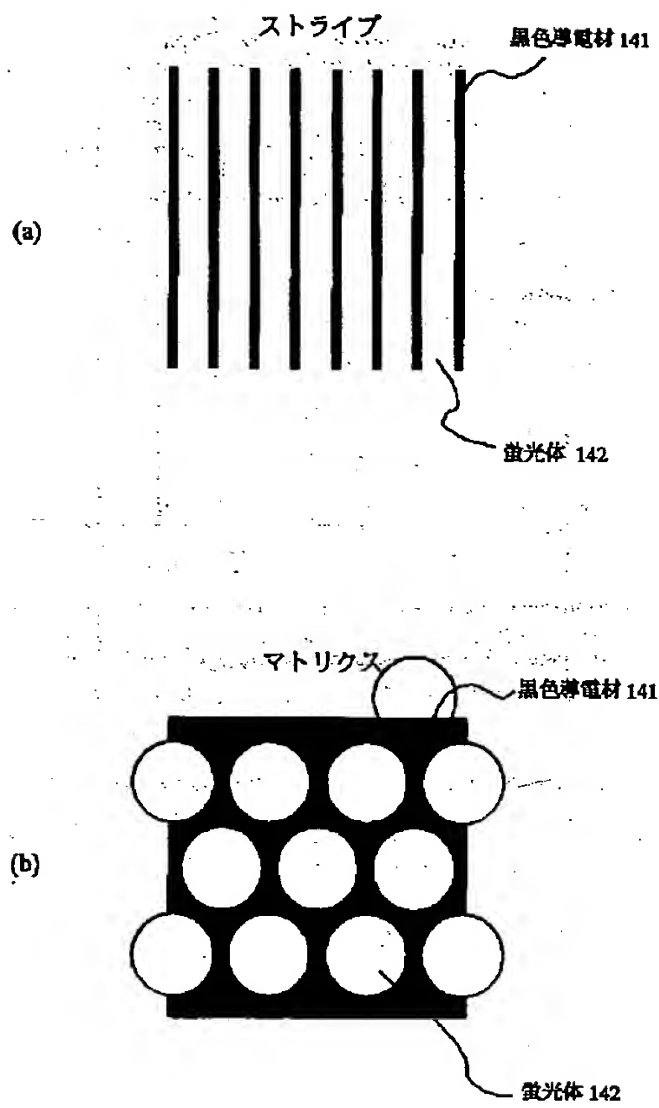
【図12】



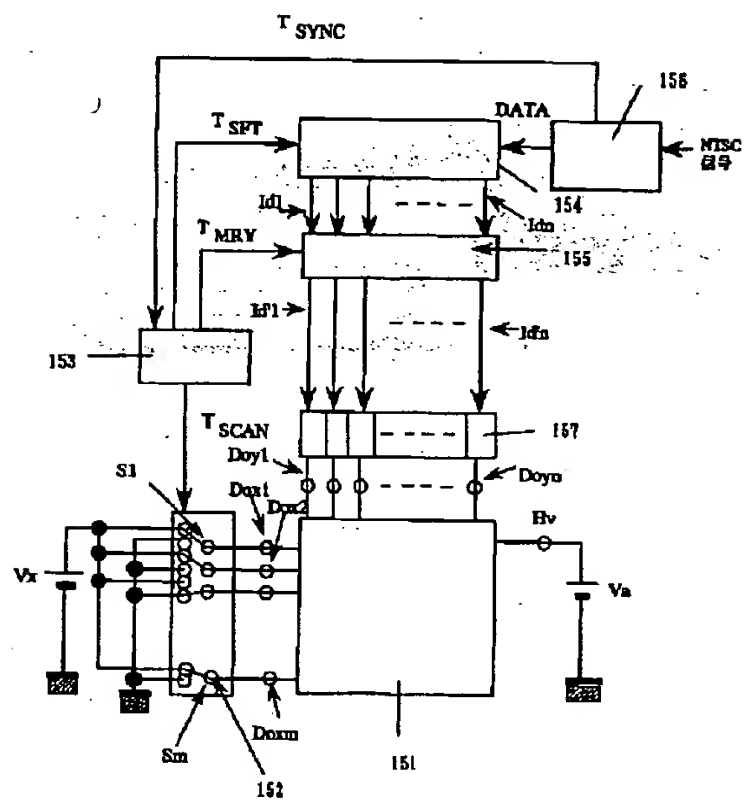
【図13】



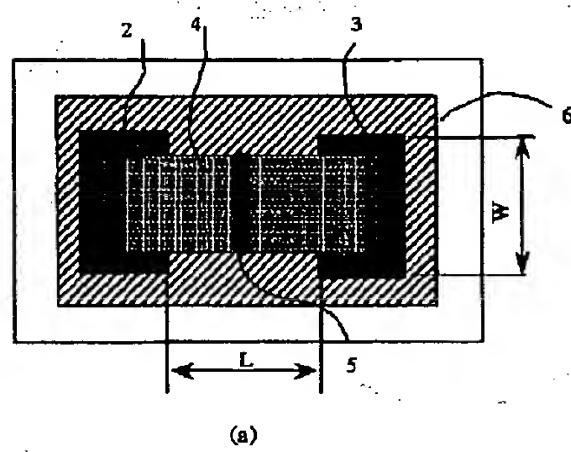
【図14】



【図15】



【図16】



【図17】

